

摘要: 采用 FPGA 和 ARM 作为核心控制器, 设计了六路 SSI 接口及一路 RS232 串口硬件电路。并通过使用 Verilog HDL 语言对 SSI 接口 FPGA 时序电路进行编程, 实现了六通道 SSI 接口绝对值编码器时序控制与信号采集的功能。同时移植 FreeModbus 协议栈在本文硬件平台, 实现了与 Kinco 触控屏的数据交互, 将六通道编码数据实时显示在人机界面。通过工程实践表明, 该设计方案稳定、可靠。

关键词: SSI; FPGA; ARM; 绝对值编码器

中图分类号: TN762

文献标识码: A

文章编号: 1006-883X(2020)05-0031-05

收稿日期: 2020-04-14

多通道 SSI 接口绝对值编码器信号采集

张李伟

中国电子科技集团公司第 39 研究所, 西安 710065

一、引言

SSI 接口 (Synchronous Serial Interface, 同步串行接口) 绝对值编码器采用差分信号进行数字量串行数据传输^[1], 由于其位置信号数据由机械位置确定, 因而具有无需存储记忆, 无需找参考点, 没有累计误差, 且电源断开之后位置信息不会丢失的特点^[2]。本文采用 FPGA 芯片, 应用 Verilog 硬件描述语言实现六通道绝对值编码器信号实时数据处理, 并采用 ARM 芯片将采集的数据通过 Modbus 协议在 Kinco 人机界面上显示, 最终通过串口上报给上位机。



图 1 AC150S 多圈绝对值编码器

具有实时、稳定等优势, 同时通过 Kinco 界面显示编码数据给用户, 方便、可靠。

二、系统实现方案

针对德国 CARLEN-sensors 公司的 AC150S 多圈绝对值编码器, 如图 1 所示, 该型号绝对

值编码器具有圈内 16Bits, 圈外 16Bits 的编码精度, 具有表 1 所示特性。

表 1 AC150S 多圈绝对值编码器特性

序号	特性
1	坚固耐用, 抗冲击 / 振动性能优异
2	高防护等级 IP65, IP67 选项, 带密封法兰
3	隔离 SSI 接口, 时钟范围为 100~500kHz
4	5~30Vdc 的通用电子电路
5	-40°C~85°C 的温度范围

为了实现对多圈绝对值编码器的采集, 设计了六通道 SSI 接口绝对值编码器信号采集电路, 如图 2 所示。绝对值编码器集成了 RS-422 差分信号收发器, 其数据传输符合 RS-422 标准。

主控单元采用 ARM+FPGA 架构, ARM 采用 LPC2214, FPGA 采用 EP2K5T144C8, 使用地址总线将 FPGA 作为扩展存储器, 将 FPGA 存储单元映射到 ARM 内部寻址空间, 进行多圈绝对值编码的数据交互。

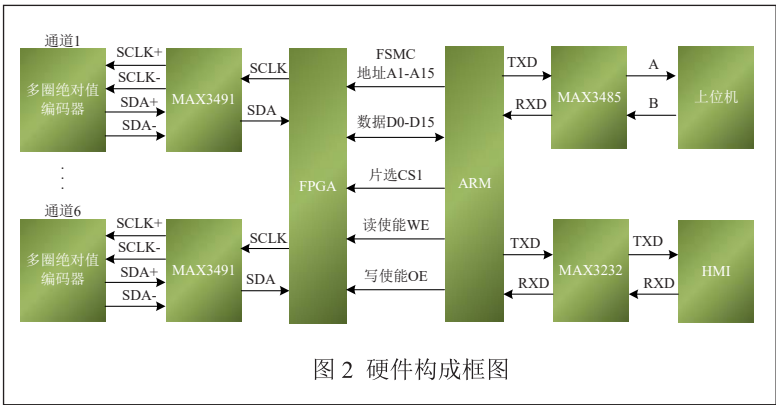


图 2 硬件构成框图

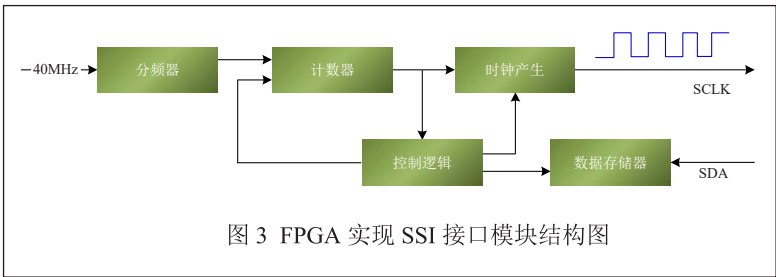
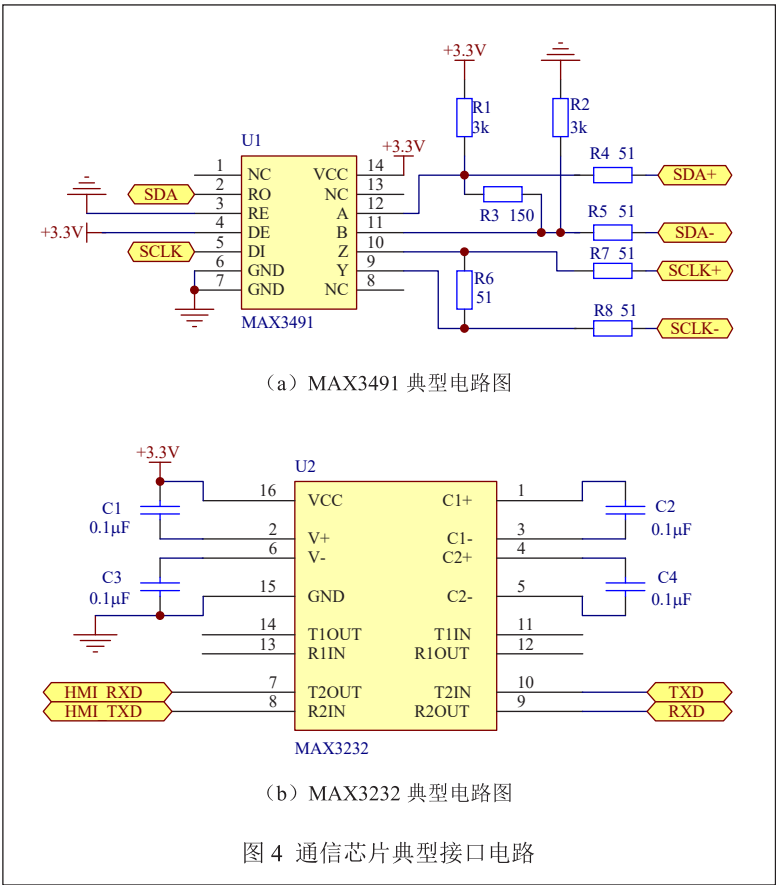


图 3 FPGA 实现 SSI 接口模块结构图



(a) MAX3491 典型电路图

(b) MAX3232 典型电路图

图 4 通信芯片典型接口电路

应用 ARM 较强的事物处理能力，通过 Modbus 协议将采集到的多圈绝对值编码数据在 Kinco 型号为 MT4070ER 触摸屏进行显示，同时通过串口上传给上位机。

三、电路实现

1、六通道 SSI 接口电路

SSI 接口硬件电路由 EP2C5T144C8 和 MAX3491 电路构成。系统中所有时序控制都由 FPGA 完成。SSI 接口模块主要由分频器、计数器、控制逻辑、时钟产生及数据存储器组成，如图 3 所示。

2、通信电路

SSI 时序采集电路及 RS232 串口电路分别采用 MAX3491 与 MAX3232，如图 4 所示典型电路，进行硬件电路设计^[3]。MAX3491 实现差分信号转换，可以实现 10Mbps 的传输速率。MAX3232 实现 RS232 通信电平转换，与人机界面的数据交互。

3、多通道 SSI 接口绝对值编码器硬件

图 5 所示为设计多通道 SSI 接口绝对值编码器硬件实物。图中，①为 ARM 芯片 LPC2214，通过地址总线与② FPGA 芯片 EP2C5T144C8 通信，③~⑧为 MAX3491 实现 SSI 差分电路，⑨为 MAX3232 实现了与 Kinco 人机界面的通信。

四、软件实现

1、六通道 SSI 接口软件实现

SSI 接口协议帧格式如图 6 所示，数据传输采用同步方式，其工作原理如下：

(1) 准备阶段

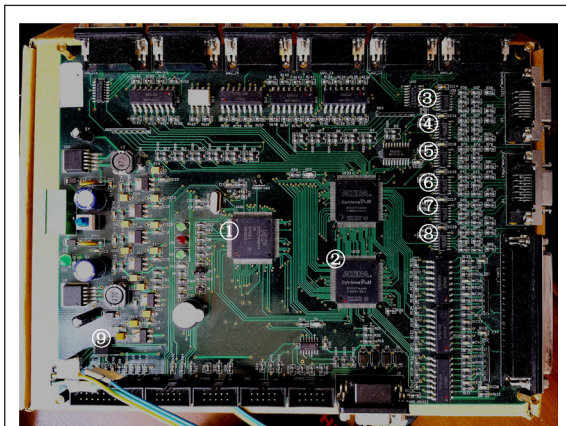


图5 多通道 SSI 接口绝对值编码器硬件实物图

在不对编码数据进行采集时, 时钟信号 (SCLK) 和数据信号 (SDA) 均应保持在高电平。

(2) 数据传输阶段

时钟信号第一个上升沿, 编码器进入数据传输阶段, 随着时钟上升沿的到来, 编码器数据按照高位在前, 低位在后的顺序, 逐一传输到 SDA 数据线上。

(3) 传输完毕阶段

在最后一位传输完成, 数据线保持在低电平, 进入传输完毕阶段。

针对硬件描述的 SSI 接口模块, 编写 testbench 仿真程序, 对 SSI 接口进行时序仿真、验证, 如图 7 所示。在 rst_n 复位信号由低电平转为高电平时, SSI 接口的输出时钟 ssi_clk 开始产生时钟信号。绝对值编码器为圈内 16 位, 圈外 16 位, 共计 32 位数据, 依次按 ssi_clk 上升沿传出。在第 32 个时钟周期结束后, 时钟持续置高, 进入准备阶段。而后进入下一轮 ssi_data 传输^[4]。

2、Modbus-RTU 协议

Modbus 是开放的主站 / 从站应用协议, 适用于具有串口的设备之间进行通信。通信总是由 Modbus-

RTU (远程终端单元) 主节点发起^[5], 主节点只能与一个子节点通信, 子节点之间不会互相通信。

Modbus-RTU 协议中的指令由地址码 (1 字节)、功能码 (1 字节)、起始地址 (2 字节)、数据 (N 字节)、校验码 (2 字节) 五个部分组成。其中数据又由数据长度 (2 字节, 表示的是寄存器个数为 M) 和数据正文 (2*M 字节) 组成, 而 Modbus-RTU 协议是采用 3.5 个字节的空闲时间作为指令的起始和结束。

3、FreeModbus 在 ARM 上的移植

FreeModbus 是一个免费、通用的 Modbus 协议栈。该协议栈对硬件的需求非常少, 仅仅占用一个串口和一个定时器资源, 分别用以完成与 Kinco 触摸屏进行 Modbus 通信所需的接收和发送缓存以及传输过程中的字符超时定时功能。具体应修改接口文件 portserial.c 及 porttimer.c。

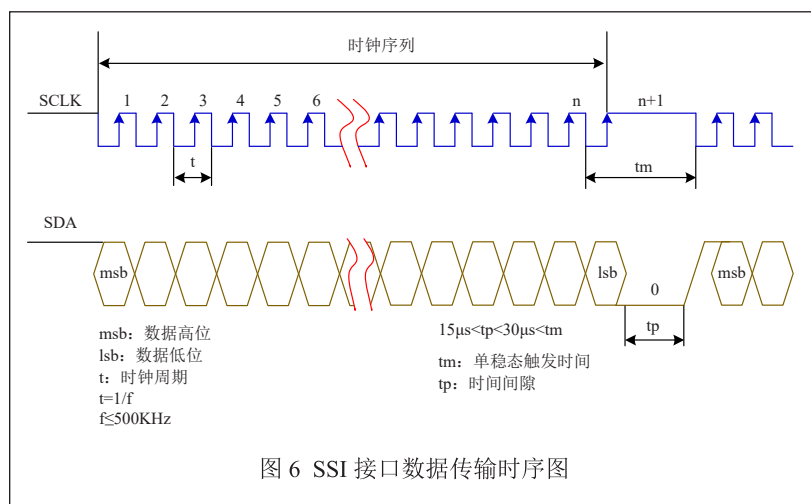


图6 SSI 接口数据传输时序图

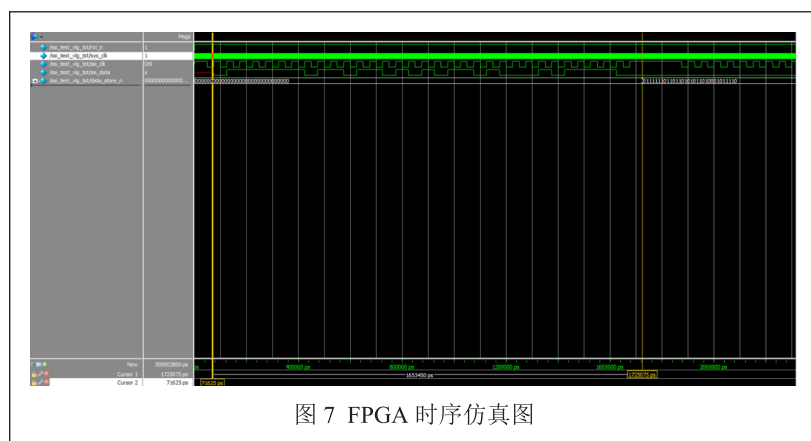


图7 FPGA 时序仿真图

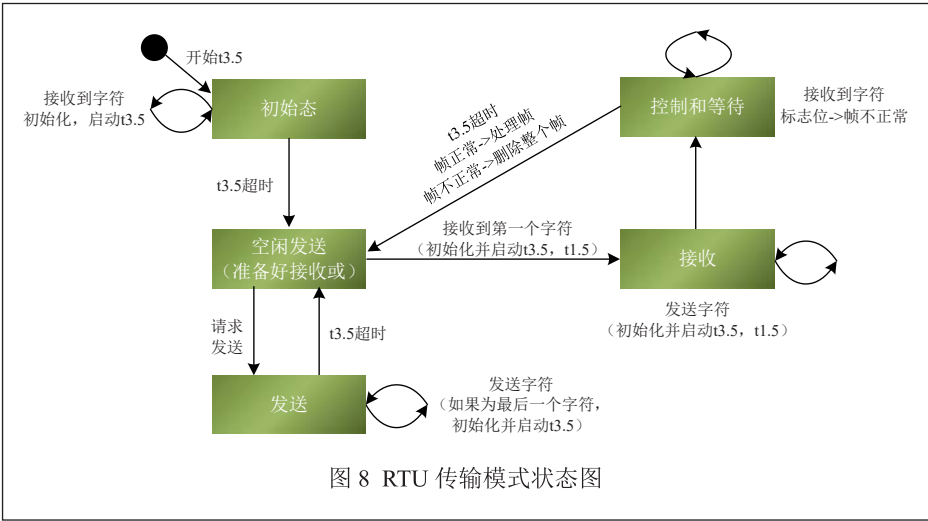


图 8 RTU 传输模式状态图

如图 8 所示，复位后首先进入初始态，为了防止协议栈在初始化过程中就收到串口数据，需要先等待 t3.5 时间，进入空闲态后再开始对数据进行接收处理。接收到第一个字符数据后，同时启动定时器进入接收状态，每接收到一个字符都要复位定时器，直到 t3.5 超时而进入发送状态^[6]。

4、Kinco 屏通过 Modbus-RTU 协议进行通信

使用 Kinco 组态软件对触摸屏进行编程，使用其 Modbus 协议通讯时遵循标准的 Modbus 通信过程。如图 9 所示。

ARM 与触摸屏使用标准的 Modbus RTU 协议进行通信，触摸屏为主控端，ARM 为从属端，在 ARM 中，通过移植 FreeModbus 作为从机，完成组态软件编写的 Kinco 触摸屏主机的通信请求。

五、总结

通过 Verilog HDL 语言对 FPGA 为核心的接口电路进行硬件描述，实现了对德国 CARLEN-sensors 公司的 AC150S 多圈绝对值编码器进行采集。在工程实践中该设计验证稳定、可靠。如果要采集其它型号的绝对值编码器，可以略微调整文中的电路和程序，用于 SSI 绝对值编码器的采集、上报。

参考文献

[1] 张鹏飞, 王玮, 赵哲. 基于 FPGA 的多通道 SSI 通信

控制器设计 [J]. 电子技术应用, 2011, (10): 36-38.

[2] 郭耀华, 姚明林, 张银蒲. 基于 FPGA 的 SSI 接口传感器通信系统 [J]. 仪表技术与传感器, 2010, (11): 108-110.

[3] 郭赞, 武彬, 黄佳德, 等. 基于 FPGA 实现 SSI 接口绝对值编码器信号采集 [J]. 大功率变流技术, 2015, (6): 64-68.

[4] 张李伟. Modbus 协议

在贝加莱可编程计算机控制器与触摸屏通信中的应用



研究 [J]. 测控与通信, 2017, (3): 38-42.

[5] 黄振, 乔卫民, 敬岚, 等. 基于 ARM 和 FPGA 的放射治疗床控制系统硬件设计 [J]. 核电子学与探测技术, 2012, (3): 298-302.

[6] 张晓, 姜培刚. FreeModbus RTU 在串行链路上的研究与实现 [J]. 工业控制计算机, 2015, (5): 69-70.

Signal Capture of Multi-Channel SSI Interface Absolute Encoder

ZHANG Li-wei

(No.39 Research Institute of CETC, Xi'an 710065, China)

Abstract: FPGA and ARM were used as the core controller, six SSI interfaces and one RS232 serial port hardware circuit were designed. By using Verilog HDL language to program the sequential circuit of SSI interface FPGA, the functions of sequential control and signal

acquisition of six channel SSI interface absolute value encoder were realized. At the same time, the FreeModbus protocol stack was transplanted into the hardware platform of this paper to realize the data interaction with Kinco touch screen and display the six channel encoded data in real time in the human-computer interface. The engineering practice shows that the design scheme is stable and reliable.

Key words: SSI; FPGA; ARM; Absolute encoder

作者简介

张李伟: 中国电子科技集团公司第 39 研究所, 硕士研究生, 主要从事电路与系统方面的研究。

通信地址: 陕西省西安市丈八三路 30 号

邮编: 710068

邮箱: zhanggliwei@126.com